Esame di Linguaggi di descrizione dell'hardware

Es. 1

Si realizzi in maniera omportamentale, un latch di tipo D trasparente. Il latch é nello stato di hold se il segnale di clock vale 0. Si inseriscano nella descrizione il tempo di setup (e i conseguenti controlli) e il tempo di risposta.

Es. 2

Si consideri la seguente espressione: $x = ((a+b)*(c+d)+g*e*f)*(a+h)$. Si tracci il DFG. Si determini uno scheduling delle operazioni che consenta di utilizzare il minimo numero di risorse (appartenenti a una libreria contenente moltiplicatori e sommatori) e uno scheduling che invece minimizzi il ritardo. In quest'ultimo caso, si determinino l'allocazione delle risorse e il minimo numero di registri.

Es. 3

Si realizzi in maniera comportamentale (a livello di singolo bit) un comparatore, che fornisce due uscite GE che codificano la relazione esistente fra due parole di ingresso a, b di 4 bit ciascuna. In particolare, si utilizzi la seguente codifica delle informazioni:

$$GE \begin{cases} 10 & if\ a > b \\ 01 & if\ a = b \\ 00 & if\ a < b \end{cases}$$